



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΕΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ
ΕΡΓΑΣΤΗΡΙΟ ΥΠΟΛΟΓΙΣΤΙΚΩΝ ΣΥΣΤΗΜΑΤΩΝ
<http://www.cslab.ece.ntua.gr>

Διπλωματικές Εργασίες
Ακαδημαϊκό έτος 2016-17

1 Εικονική Μνήμη και TLBs

Η εικονική μνήμη (virtual memory) αποτελεί ένα επίπεδο αφαιρετικότητας (abstraction layer) ανάμεσα (α) στην "απεριόριστα" μεγάλη εικονική μνήμη, την οποία "βλέπουν" και νομίζουν πως χρησιμοποιούν οι διεργασίες και (β) την περιορισμένη φυσική μνήμη (physical memory) του υπολογιστικού συστήματος, την οποία το λειτουργικό σύστημα διαχειρίζεται και αναθέτει στις τρέχουσες διεργασίες. Συνεπώς, κατά την εκτέλεση κάθε εντολής μνήμης από τον επεξεργαστή απαιτείται μια μετάφραση διεύθυνσης (address translation) από την εικονική μνήμη στην φυσική μνήμη. Οι επεξεργαστές υποστηρίζουν την μετάφραση διευθύνσεων που απαιτεί η εικονική μνήμη μέσω του Translation Lookaside Buffer (TLB). Ο TLB είναι μία μικρή εξειδικευμένη κρυφή μνήμη, υλοποιημένη στο υλικό (hardware), όπου αποθηκεύονται οι πιο πρόσφατες μεταφράσεις διευθύνσεων. Ο επεξεργαστής προσπελάζει τον TLB κατά την εκτέλεση κάθε εντολής μνήμης. Στην περίπτωση που βρεθεί η ζητούμενη μετάφραση διεύθυνσης (TLB hit), ο TLB επιστρέφει στον επεξεργαστή την ζητούμενη φυσική διεύθυνση και ο επεξεργαστής εν συνεχεία προσπελάζει την ιεραρχία της μνήμης για να διαβάσει/γράψει τα ζητούμενα δεδομένα. Στην περίπτωση όμως που δεν βρεθεί η ζητούμενη μετάφραση διεύθυνσης (TLB miss), η εκτέλεση της εντολής μνήμης καθυστερεί μέχρι να ανακτηθεί η ζητούμενη μετάφραση διεύθυνσης. Συνεπώς, η επίδοση του TLB επηρεάζει την συνολική επίδοση ενός υπολογιστικού συστήματος, και ζητούμενο για την βελτίωση της επίδοσης του TLB είναι η μεγιστοποίηση των επιτυχημένων προσπελάσεων (TLB hits).

1.1 Ανάλυση επίδοσης μηχανισμών TLB prefetching για σύγχρονες και απαιτητικές σε μνήμη εφαρμογές

Ένας από τους τρόπους βελτίωσης της επίδοσης του TLB που έχει προταθεί στην βιβλιογραφία είναι αυτός του "TLB prefetching". Η ιδέα βασίζεται στην πρόβλεψη των μελλοντικών μεταφράσεων διευθύνσεων οι οποίες διαβάζονται από την μνήμη και αποθηκεύονται εγκαίρως στον TLB, έτσι ώστε όταν ο επεξεργαστής χρειαστεί τις μεταφράσεις αυτές να μην πληρώσει το κόστος επίδοσης των misses. Στόχος αυτής της διπλωματικής εργασίας είναι η εξέταση, υλοποίηση, και ανάλυση επίδοσης διάφορων μηχανισμών για TLB prefetching που έχουν προταθεί στην βιβλιογραφία. Πιο συγκεκριμένα, οι

Διάφοροι μηχανισμοί θα υλοποιηθούν και θα αξιολογηθούν συνδυάζοντας πειράματα σε πραγματικό μηχάνημα (με την χρήση performance counters) και πειράματα σε περιβάλλον προσομοίωσης (που στηρίζεται σε επέκταση του Linux kernel). Τέλος, η επίδοση των μηχανισμών θα μελετηθεί εκτελώντας σύγχρονα μετροπρογράμματα (benchmarks) που είναι απαιτητικά σε μνήμη και τα οποία συνήθως επηρεάζονται περισσότερο από την επίδοση του TLB.

Σχετικά Μαθήματα: Προηγμένα Θέματα Αρχιτεκτονικής Υπολογιστών, Λειτουργικά Συστήματα Υπολογιστών

Επικοινωνία: Βασίλης Καρακώστας, vkarakos@cslab.ece.ntua.gr

Γεώργιος Γκούμας, goumas@cslab.ece.ntua.gr

Κωστής Νίκας, knikas@cslab.ece.ntua.gr

1.2 Ανάλυση και σύγκριση της επίδοσης TLB πολλαπλών σύγχρονων αρχιτεκτονικών x86-64 για σύγχρονες και απαιτητικές σε μνήμη εφαρμογές

Εξαιτίας της επίδρασης της επίδοσης του TLB στην συνολική επίδοση του υπολογιστικού συστήματος, οι κατασκευαστές μικροεπεξεργαστών έχουν αυξήσει το μέγεθος του TLB ούτως ώστε οι διαθέσιμες μεταφράσεις διευθύνσεων να είναι περισσότερες και συνεπώς η πιθανότητα των επιτυχημένων TLB προσπελάσεων να είναι μεγαλύτερη. Χαρακτηριστικό παράδειγμα αυτής της προσέγγισης αποτελεί η Intel, η οποία έχει αυξήσει σημαντικά το μέγεθος του TLB κατά την εξέλιξη των τριών πιο πρόσφατων αρχιτεκτονικών x86-64 της, δηλαδή SandyBridge, Haswell, και Broadwell. Στόχος αυτής της διπλωματικής εργασίας είναι η αξιολόγηση και η ανάλυση της επίδοσης του TLB για τις τρεις πιο πρόσφατες αρχιτεκτονικές x86-64 της Intel. Θα δημιουργηθούν και θα χρησιμοποιηθούν μικρομετροπρογράμματα (micro-benchmarks) ώστε να κατανοηθούν οι λεπτομέρειες της μικροαρχιτεκτονικής του TLB για κάθε μοντέλο. Η αξιολόγηση της επίδοσης θα πραγματοποιηθεί σε πραγματικά μηχανήματα χρησιμοποιώντας performance counters και δημιουργώντας μοντέλα επίδοσης. Τέλος, η επίδοση των μηχανισμών θα μελετηθεί εκτελώντας σύγχρονα μετροπρογράμματα (benchmarks) που είναι απαιτητικά σε μνήμη και τα οποία συνήθως επηρεάζονται περισσότερο από την επίδοση του TLB.

Σχετικά Μαθήματα: Προηγμένα Θέματα Αρχιτεκτονικής Υπολογιστών, Λειτουργικά Συστήματα Υπολογιστών

Επικοινωνία: Βασίλης Καρακώστας, vkarakos@cslab.ece.ntua.gr

Γεώργιος Γκούμας, goumas@cslab.ece.ntua.gr

Κωστής Νίκας, knikas@cslab.ece.ntua.gr

2 Εργαλειοθήκη για την πρόβλεψη του χρόνου επικοινωνίας παράλληλων εφαρμογών

Η επικοινωνία μεταξύ διεργασιών σε παράλληλες εφαρμογές μεγάλης κλίμακας αποτελεί εμπόδιο στην κλιμακωσιμότητα, επομένως η δυνατότητα πρόβλεψης του χρόνου επικοινωνίας είναι κρίσιμη για την αποδοτικότερη αξιοποίηση των πόρων του συστήματος. Ωστόσο, η πρόβλεψη του χρόνου επικοινωνίας παράλληλων εφαρμογών απαιτεί τη συλλογή σύνθετης πληροφορίας από το γράφο επικοινωνίας της εφαρμογής, την κατανομή (allocation) των διαθέσιμων υπολογιστικών πόρων στο σύστημα και την απεικόνιση του γράφου επικοινωνίας της εφαρμογής στο γράφο της κατανομής των διαθέσιμων πόρων. Σκοπός της παρούσας διπλωματικής είναι η μελέτη κατάλληλων εργαλείων (εργαλεία στατικής ανάλυσης κώδικα, εργαλεία profiling κ.ά.) για τη συλλογή αυτής της πληροφορίας και η ανάπτυξη εργαλειοθήκης (toolchain) για την αυτοματοποίηση της πρόβλεψης του χρόνου επικοινωνίας, με στόχο την αξιοποίηση των προβλέψεων από το runtime του MPI ή/και από εργαλεία διαχείρισης πόρων σε συστήματα μεγάλης κλίμακας (Torque, SLURM).

Σχετικά Μαθήματα: Συστήματα Παράλληλης Επεξεργασίας

Επικοινωνία: Νικέλα Παπαδοπούλου, nikela@cslab.ece.ntua.gr, 210-772-2495

Γεώργιος Γκούμας, goumas@cslab.ece.ntua.gr, 210-772-2402

3 Βελτιστοποίηση του υπολογιστικού πυρήνα SpMV σε πολυπύρηνους επιταχυντές

Η βιβλιοθήκη SparseX (<http://research.cslab.ece.ntua.gr/sparsex>) έχει αναπτυχθεί από μέλη του εργαστηρίου με στόχο την επιτάχυνση της εκτέλεσης του υπολογιστικού πυρήνα πολλαπλασιασμού αραιού πίνακα με διάνυσμα (SpMV) σε πολυπύρηνες αρχιτεκτονικές. Χρησιμοποιεί τη δομή αποθήκευσης αραιών πινάκων Compressed Sparse eXtended (CSX), που εφαρμόζει δραστικές τεχνικές συμπίεσης δεδομένων στην τοπολογική πληροφορία των στοιχείων του πίνακα με στόχο τη μείωση της αναπαράστασης του πίνακα στη μνήμη και, κατ'επέκταση, την βελτίωση επίδοσης του πυρήνα. Στόχος αυτής της διπλωματικής θα είναι η μεταφορά της βιβλιοθήκης SparseX σε πολυπύρηνους επιταχυντές (GPUs, Intel Xeon Phi), όπου ο μεγάλος αριθμός πυρήνων δημιουργεί νέες προκλήσεις για τη βελτιστοποίηση του SpMV.

Σχετικά Μαθήματα: Συστήματα Παράλληλης Επεξεργασίας

Επικοινωνία: Αθηνά Ελαφρού, athena@cslab.ece.ntua.gr, 210-772-2133

Γεώργιος Γκούμας, goumas@cslab.ece.ntua.gr, 210-772-2402

4 Κατασκευή wavelet σύνοψης με χρήση κατανεμημένων τεχνικών

Τα τελευταία χρόνια παρατηρείται μια άνευ προηγουμένου έκρηξη στην παραγωγή και επεξεργασία δεδομένων. Ερευνητικά κέντρα, επιχειρήσεις και κυβερνητικοί οργανισμοί συμβάλλουν στην πραγματικότητα των «Big Data» παράγοντας τεράστια ποσά δεδομένων τα οποία εν συνεχεία αναλύουν για να ανακαλύψουν μοτίβα συμπεριφοράς και να ανιχνεύσουν ενδιαφέρουσες τάσεις και συσχετίσεις.

Λόγω της διερευνητικής φύσης πολλών τέτοιων data analytics εφαρμογών, υπάρχουν σενάρια όπου η ακριβής απάντηση σε ένα ερώτημα δεν είναι απαραίτητη κι ο χρήστης είναι πρόθυμος να θυσιάσει την ακρίβεια για να επιτύχει καλύτερους χρόνους απόκρισης. Για παράδειγμα, ας υποθέσουμε ότι έχουμε αισθητήρες που μετρών τη θερμοκρασία στην Αθήνα κάθε 1 λεπτό και αποθηκεύουμε όλες αυτές τις μετρήσεις. Στη συνέχεια ενδιαφερόμαστε να μάθουμε τη μέση θερμοκρασία στην Αθήνα τα 20 τελευταία χρόνια. Κατά πάσα πιθανότητα δεν μας ενδιαφέρει να μάθουμε το αποτέλεσμα σε ακρίβεια δεκαδικού ψηφίου, αλλά μας ενδιαφέρει να πάρουμε την απάντηση όσο το δυνατόν γρηγορότερα. Κατ' αυτόν τον τρόπο, το approximate query processing αποτελεί μια βιώσιμη εναλλακτική για data analytics εφαρμογές όταν ο όγκος των δεδομένων είναι πολύ μεγάλος και ταυτόχρονα υπάρχουν αυστηρές απαιτήσεις για χαμηλούς χρόνους απόκρισης.

Η λογική που θα ακολουθήσουμε είναι ότι σε πρώτη φάση συμπιέζουμε τα αρχικά μας δεδομένα κατασκευάζοντας με αυτό τον τρόπο μια σύνοψη η οποία χωράει στη μνήμη. Τα ερωτήματα στη συνέχεια γίνονται απευθείας πάνω στη σύνοψη αυτή. Το γεγονός αυτό επιτρέπει πολύ χαμηλούς χρόνους απόκρισης. Καθώς όμως η σύνοψη έχει χάσει πληροφορία κατά τη συμπίεση, τα αποτελέσματα που επιστρέφει είναι προσεγγιστικά.

Ο αλγόριθμος κατασκευής της σύνοψης τρέχει πάνω στο αρχικό σύνολο δεδομένων. Καθώς τα δεδομένα αυξάνονται, η διαδικασία της συμπίεσης γίνεται ιδιαίτερα χρονοβόρα και ακριβή σε κατάναλωση πόρων του συστήματος.

Στην παρούσα διπλωματική, θα ασχοληθούμε με την παραλληλοποίηση αλγορίθμων για την αποδοτική κατασκευή συνόψεων δεδομένων. Οι αλγόριθμοι που θα χρησιμοποιήσουμε βασίζονται στο

μαθηματικό εργαλείο των wavelets και παρέχουν αυστηρές εγγυήσεις για το μέγιστο σφάλμα προσέγγισης που μπορεί να προκύψει. Στο πλαίσιο της εργασίας θα γίνει υλοποίηση των αλγορίθμων σε διάφορες καταναμημένες πλατφόρμες επεξεργασίας μεγάλων δεδομένων (Hadoop, Spark, Hama κλπ) με σκοπό τη διερεύνηση των χαρακτηριστικών των διαφόρων συστημάτων που ευνοούν τον εκάστοτε αλγόριθμο.

Σχετικά Μαθήματα: Προχωρημένα Θέματα Βάσεων Δεδομένων, Καταναμημένα Συστήματα

Επικοινωνία: Γιάγκος Μυτιλήνης, Υπ. Διδάκτορας, gmytil@cslab.ece.ntua.gr

Δημήτρης Τσουμάκος, Επικ. Καθηγητής, dtsouma@cslab.ece.ntua.gr